

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 10270624 A

(43) Date of publication of application: 09 . 10 . 98

(51) Int. CI

H01L 23/50

H01L 23/12

H01L 25/065 H01L 25/07

H01L 25/18

(21) Application number: 09075352

(71) Applicant:

**TOSHIBA CORP** 

(22) Date of filing: 27 . 03 . 97

(72) Inventor:

**OTSUKA MASASHI** 

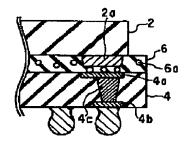
## (54) CHIP-SIZE PACKAGE AND MANUFACTURE THEREOF

## (57) Abstract:

PROBLEM TO BE SOLVED: To eliminate the need of sealing by potting per product, mounting to or dismounting from carrying jigs to improve the mass productivity, by electrically connecting metal bumps on a chip to conductive patterns on a printed wiring board and fixing the chip to the wiring board.

SOLUTION: Plated bumps 2a on a chip 2 are connected to a metal pattern 4a on a flexible board 4 through conductive grains 6a in an anisotropic conductive sheet 6, the metal pattern 4a is connected to a metal pattern 4b through interlayer conductive bumps 4c on the board 4, and the metal pattern 4b has mounting solder bumps. When the chip 2 is electrically connected to the board 4 through the sheet 6, it is also sealed to enhance the moisture resistance. This eliminates the need of the sealing by potting per product, and mounting to or dismounting from carrying jigs to improve the production efficiency.

COPYRIGHT: (C)1998,JPO



## (19)日本国特許庁 (JP)

# (12) 公開特許公報(A)

(11)特許出願公開番号

# 特開平10-270624

(43)公開日 平成10年(1998)10月9日

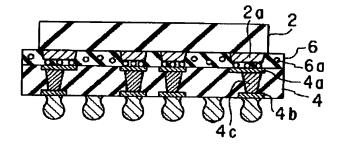
(51) Int.Cl. <sup>6</sup>	識別記号	FΙ					
H01L 23/	50	H01L 2	3/50		L		
23/	12	2	23/12 25/08		L		
25/	5/065 5/07	2			В		
25/							
25/	18						
		審查請求	未請求	請求項の数 6	OL	(全 6 ]	〔〕
(21)出願番号	特願平9-75352	(71)出顧人	000003078				
(22)出顧日	平成9年(1997)3月27日		株式会社東芝 神奈川県川崎市幸区堀川町72番地				
		(72)発明者	大塚 雅司				
			神奈川県川崎市幸区小向東芝町1番地 株 式会社東芝多摩川工場内				
		(74)代理人		鈴江 武彦	<b>多</b> 64	<b>3</b> )	

## (54) 【発明の名称】 チップサイズパッケージ及びその製造方法

## (57)【要約】

【課題】1品ごとにポッティングによる封止及び搬送治 具等へのセット、取り外しを行う必要がなく、量産性に すぐれたチップサイズパッケージ (CSP) 及びその製 造方法を提供する。

【解決手段】このチップサイズパッケージは、集積回路が形成され、この集積回路の端子部にメッキバンプ2aが設けられたチップ2と、両面に形成された導電パターン4a、4bを電気的に接続する層間導電性バンプ4cを有する柔軟性のあるフレキシブル2層配線板4と、上記チップ2に設けられたメッキバンプ2aと上記フレキシブル2層配線板4とを電気的に接続するとともに、上記チップ2を上記フレキシブル2層配線板4上に固着する異方性導電シート6とからなる。



10

30

## 【特許請求の範囲】

【請求項1】 集積回路が形成され、この集積回路の端子部に金属バンプが設けられたチップと、

両面に形成された導電パターンを電気的に接続する導電 性バンプを有する柔軟性のあるプリント配線板と、

上記チップに設けられた金属バンプと上記プリント配線 板に設けられた導電パターンとを電気的に接続するとと もに、上記チップを上記プリント配線板上に固着する接 合手段と、

を具備することを特徴とするチップサイズパッケージ。 【請求項2】 上記プリント配線板は、導電性バンプにより両面に形成された導電パターンの電気的接続を行う 柔軟性のあるプリント配線板であることを特徴とする請求項1に記載のチップサイズパッケージ。

【請求項3】 上記接合手段は、熱硬化性の樹脂内に導電粒子を分散させてシート状にした異方性導電シートであることを特徴とする請求項2に記載のチップサイズパッケージ。

【請求項4】 柔軟性のあるテープ状またはシート状で 両面に形成された導電パターンを電気的に接続する導電 20 性バンプを有するプリント配線板上に、熱硬化性の樹脂 内に導電粒子を分散させてシート状にした異方性導電シ ートを予備接着する工程を具備することを特徴とするチ ップサイズパッケージの製造方法。

【請求項5】 柔軟性のあるテープ状またはシート状で 両面に形成された導電パターンを電気的に接続する導電 性バンプを有するプリント配線板上に、熱硬化性の樹脂 内に導電粒子を分散させてシート状にした異方性導電シ ートを予備接着する工程と、

集積回路が形成され、この集積回路の端子部に金属バンプが設けられたチップを、上記異方性導電シートが予備接着された上記プリント配線板に接合する接合工程と、を具備することを特徴とするチップサイズパッケージの製造方法。

【請求項6】 柔軟性のあるテープ状またはシート状で 両面に形成された導電パターンを電気的に接続する導電 性バンプを有するプリント配線板上に、熱硬化性の樹脂 内に導電粒子を分散させてシート状にした異方性導電シ ートを予備接着する工程と、

上記異方性導電シートが予備接着された上記プリント配 40 線板にスリット穴を形成する工程と、

集積回路が形成され、この集積回路の端子部に金属バンプが設けられたチップを、上記異方性導電シートが予備接着された上記プリント配線板に接合する接合工程と、上記プリント配線板の実装面側の導電パターンに実装用の半田ボールを形成する工程と、

上記テープ状またはシート状のプリント配線板から上記 チップの接合部分を分離する単体カット工程と、

を具備することを特徴とするチップサイズパッケージの 製造方法。

#### 【発明の詳細な説明】

## [0001]

【発明の属する技術分野】本発明は、チップサイズパッケージ及びその製造方法に関するもので、特に高密度実装が要求される携帯情報機器向けのチップサイズパッケージのパッケージ構造及びその製造方法に関するものである。

2

#### [0002]

【従来の技術】近年、PHS (Personal Handyphone System)、PDA (Personal Digital Asistant )といった小型情報機器の開発が盛んである。これら機器は非常に小型で実装スペースが限られているため、使用される半導体パッケージにも小型化、高密度化が強く求められている。

【0003】これらの要求に応えるものの一例として、 半導体集積回路が形成されたチップとほぼ同等の大きさ で実装可能なチップサイズパッケージ (Chip Size P ackage:以下CSPと記す)がある。従来技術によるC SPにはいくつかの種類があり、以下にその例について 述べる。

【0004】図5は、従来技術による第1例のCSPの構造を示す断面図である。この図5に示すように、チップ100はメッキバンプ101を介してセラミック製のベース102に接続されている。このベース102の下部には、半田バンプ103が形成されている。メッキバンプ101による接続部分は、ポッティング剤104などにより封止されている。

【0005】また、図6は従来技術による第2例のCSPの構造を示す断面図である。この図6に示すように、チップ110は金等のスタッドバンプ111とこれを固着する導電ペースト112を介して、セラミック製のベース113に接続されている。上記第1例と同様に、ベース113の下部には半田バンプ114が形成されている。スタッドバンプ111と導電ペースト112による接続部分は、ポッティング剤115などにより封止されている。第1例との違いは、チップとベースとの接続部分が第1例ではメッキバンプ101であるの対し、この第2例ではスタッドバンプ111と導電ペースト112からなっていることである。

【0006】また、図7は従来技術による第3例のCSPの構造を示す断面図である。図7に示すように、チップ120はメッキバンプ121を介してTABテープ122のインナーリード123に接続されている。このTABテープ122の下部には、半田バンプ124が形成されている。メッキバンプ121とインナーリード123の接続部分は、ポッティング剤125などにより封止されている。この第3例では、ベース材がTABテープであるため、テープ状態での連続流し化と接続後の加工が可能である。

## 50 [0007]

【発明が解決しようとする課題】しかしながら、上述したチップサイズパッケージ(CSP)では、いずれも小型化や製造面で何らかの問題を抱えている。上記第1例では、チップ100とベース102の接続部分に毛管現象により樹脂を充填する必要があるため、1品ごとにポッティングによる封止を行わなければならず、生産性が悪いものとなっている。さらに、使用するベース102は、通常、セラミック製であることが多く、焼成後は硬度が硬い(高い)ため、組立工程において単体カット等の加工を行うのは困難である。したがって、上記ベース102は個片状態で組立工程に投入しなければならず、搬送治具等へのベース102のセット、取り外しが必要となり、さらに生産性が悪いものとなっている。

【0008】また、上記第2例では、上述の第1例と同様に1品ごとにポッティングによる封止を行う必要があること、及び搬送治具等へのベース113のセット、取り外しが必要であることなどにより、生産性が悪い。

【0009】また、上記第3例では、チップ120のサイズより小さいサイズのTABテープ122を使うことが必須であり、半田バンプ124が形成できるエリアは 20狭くなってしまう。よって、上記第1例や第2例と同じピン数のチップであっても、半田バンプ124のピッチが狭いため、実装が難しくなるという問題がある。

【0010】そこで本発明は、上記課題に鑑みてなされたものであり、1品ごとにポッティングによる封止及び搬送治具等へのセット、取り外しを行う必要がなく、量産性にすぐれたチップサイズパッケージ(CSP)及びその製造方法を提供することを目的とする。

#### [0011]

【課題を解決するための手段】上記目的を達成するために、請求項1に記載のチップサイズパッケージは、集積回路が形成され、この集積回路の端子部に金属バンプが設けられたチップと、両面に形成された導電パターンを電気的に接続する導電性バンプを有する柔軟性のあるプリント配線板と、上記チップに設けられた金属バンプと上記プリント配線板に設けられた導電パターンとを電気的に接続するとともに、上記チップを上記プリント配線板上に固着する接合手段とを具備する。

【0012】また、さらに請求項2に記載のチップサイズパッケージは、上記プリント配線板が、導電性バンプにより両面に形成された導電パターンの電気的接続を行う柔軟性のあるプリント配線板であることを特徴とする。

【0013】また、さらに請求項3に記載のチップサイズパッケージは、上記接合手段が、熱硬化性の樹脂内に 導電粒子を分散させてシート状にした異方性導電シート であることを特徴とする。

【0014】また、請求項4に記載のチップサイズパッケージの製造方法は、柔軟性のあるテープ状またはシート状で両面に形成された導電パターンを電気的に接続す 50

る導電性バンプを有するプリント配線板上に、熱硬化性 の樹脂内に導電粒子を分散させてシート状にした異方性 導電シートを予備接着する工程を具備する。

【0015】また、請求項5に記載のチップサイズパッケージの製造方法は、柔軟性のあるテープ状またはシート状で両面に形成された導電パターンを電気的に接続する導電性バンプを有するプリント配線板上に、熱硬化性の樹脂内に導電粒子を分散させてシート状にした異方性導電シートを予備接着する工程と、集積回路が形成され、この集積回路の端子部に金属バンプが設けられたチップを、上記異方性導電シートが予備接着された上記プリント配線板に接合する接合工程とを具備する。

【0016】また、請求項6に記載のチップサイズパッケージの製造方法は、柔軟性のあるテープ状またはシート状で両面に形成された導電パターンを電気的に接続する導電性バンプを有するプリント配線板上に、熱硬化性の樹脂内に導電粒子を分散させてシート状にした異方性導電シートを予備接着する工程と、上記異方性導電シートが予備接着された上記プリント配線板にスリットを形成する工程と、集積回路が形成され、この集積回路の端子部に金属バンプが設けられたチップを、上記異方性導電シートが予備接着された上記プリント配線板に接合する接合工程と、上記プリント配線板の実装面側の導電パターンに実装用の半田ボールを形成する工程と、上記プリント配線板の与電パターンに実装用の半田ボールを形成する工程と、上記テープ状またはシート状のプリント配線板から上記チップの接合部分を分離する単体カット工程とを具備する。

## [0017]

【発明の実施の形態】以下、図面を参照してこの発明の実施の形態について説明する。図1は、この発明の実施の形態のチップサイズパッケージの構造を示す断面図である。図2は、このチップサイズパッケージの構造を示す断面の拡大図である。

【0018】図1に示すように、このチップサイズパッケージ(CSP)は、半導体集積回路が形成され、この半導体集積回路の電極端子部に金属等の導電性バンプ2 aが設けられたチップ2と、両面に金属パターン4a、4bを有し、これら金属パターン4a、4bを電気的に接続する層間導電性バンプ4cが形成されたフレキシブル2層配線板(以下フレキシブル基板と記す)4と、これらチップ2とフレキシブル基板4との間に設けられ、これらを接合する異方性導電シート6からなっている。

【0019】ここで上記フレキシブル2層配線板4は、 次にような手法によって製造されたものである。まず、 銅などの金属膜に銀ペーストの導電性バンプを突起形状 に印刷し、この銀ペーストを固化する。これに絶縁層、 金属膜を重ね合わせ、上記銀ペーストによって絶縁層を 貫通させて上記金属膜どうしを導通させる。このような 手法を用いて、上記フレキシブル2層配線板4は製造されている。

【0020】また、上記異方性導電シート(Anisotrop

20

ic Conductive Film 、以下ACFと記す) 6は、熱 硬化性の樹脂内に、導電性の微少な粒子(導電粒子)6 aを分散させてシート状にしたものであり、上下から加 熱、加圧することで樹脂が軟化し、導電粒子が接触して 電気的な接続を得ることができる。上記導電粒子は、直 径5 [μm] 程度の金属ボールであり、Ni 製や樹脂製 のボールにメッキしたものである。

【0021】図2に示すように、上記チップ2に設けら れたメッキバンプ2aは、ACF6内の導電粒子6aを 介してフレキシブル基板4上の金属パターン4aに接続 10 されている。さらに、この金属パターン4 a は、フレキ シブル基板4に設けられた層間導電性バンプ4cを介し て金属パターン4 bに接続されている。この金属パター ン4bには、実装用の半田バンプ8が形成されている。 【0022】なお、上記ACF6によって、チップ2と フレキシブル基板4とが電気的に接続されると同時に、 主に耐湿性を高めるための封止もなされる。また、上記 チップ2とフレキシブル基板4との接合部のACFの厚 さは約20~41  $[\mu m]$ 、上記チップ2に設けられた メッキバンプ2aのチップ2面からの高さは約15 [μ m] である。

【0023】次に、この実施の形態のチップサイズパッ ケージ(CSP)の製造方法について説明する。図3 (a) はこの実施の形態のCSPの製造工程のフローを 示す図であり、図3(b)、(c)はこれら製造工程に おけるCSPの状態を示す上面図である。

【0024】この製造工程のフローは、概略次のように なっている。まず、テープ状またはシート状のフレキシ ブル基板4にテープ状またはシート状の異方性導電シー ト(ACF)6を予備接着する(フレキシブル基板/A CFラミネーション)。その後、上記フレキシブル基板 4にスリット10を形成する(スリット打抜) (図3 (b) 参照)。続いて、ACF6がラミネートされた上 記フレキシブル基板4にチップ2を接合し(チップ接 合) (図3 (c) 参照)、さらに半田バンプ (実装ボー ル) 8を取り付け(実装ボール取り付け)、CSP単体 12にカットして終了する(単体カット)(図3(d) 参照)。

【0025】次に、この実施の形態のチップサイズパッ ケージ (СЅР) の製造工程を詳細に説明する。図4 (a) は、フレキシブル基板4にACF6をラミネート し、スリット10を形成する工程、ACFラミネート及 びスリット形成工程を示す図である。

【0026】送り出しリール20から送り出されたテー プ状のフレキシブル基板4は、予熱部22によりほぼ9 0 ℃に加熱され、ラミネートローラ 2 4 に送られる。ま た、このラミネートローラ24には、別の送り出しリー ル26からテープ状のACF6がラミネートローラ24 に送り出される。ラミネートローラ 2 4 では、1 [MP a] の圧力がかけられ、上記フレキシブル基板 4 上に異 50 方性導電シート(ACF) 6がラミネートされる。

【0027】ACF6がラミネートされたフレキシブル 基板4は、スリットパンチ部28に送られる。このスリ ットパンチ部28では、上記フレキシブル基板4に、図 3 (b) に示すような台形状の孔、スリット10がCS Pとなる単体の4辺に空けられる。このスリット10 は、後工程においてテープ状のフレキシブル基板4から CSPの切り離し、単体12へのカットを容易にするた めのものである。上記スリット10が形成されたフレキ シブル基板4は、巻き取りリール30により巻き取られ る。

【0028】次に、スリット形成後のフレキシブル基板 4にチップ2を接合し、CSP単体12にカットする工 程について説明する。図4(b)は、上述したチップ接 合工程を示す図である。

【0029】スリット10形成後のテープ状のフレキシ ブル基板4は、送り出しリール40からチップ取り付け 部42に送り出される。このチップ取り付け部42で は、上記フレキシブル基板4上にラミネートされた上記 異方性導電シート (ACF) 6上にチップ2が取り付け られる。これと共に、上記ACF6がほぼ140~17 0℃で加熱、及び60 [g/Bump] で加圧されて、上 記フレキシブル基板4上の金属パターン4aとチップ2 のメッキバンプ2 a とが回路的に一致するように電気的 に接合される。この電気的接合と同時に、上記ACF6 は硬化し、この硬化によりACF接合部は封止されて、 信頼性、主に耐湿性が高められる。

【0030】次に、上記工程にてチップ2が接合された フレキシブル基板4の下面の金属パターン4bには、半 田バンプ (実装ボール) 8が取り付けられる。続いて、 上記フレキシブル基板4はCSP単体12にカットされ る。その後、各種テストを経て、製品として出荷され る。

【0031】なお、この後、本実施の形態のチップ2が 接合されたフレキシブル基板4は、ほぼ220~240 ℃で半田バンプ8によってプリント基板等に接合され る。しかし、上記異方性導電シート(ACF) 6に用い られている樹脂は、熱硬化性を有するものであるため、 軟化してACF接合部に影響を与えるようなことはな 40 V

【0032】また、上記実施の形態ではメッキバンプ2 aをチップ2側に設けたが、フレキシブル基板4側にあ ってもよい。さらに、上記チップ2とフレキシブル基板 4との接合部に用いることができるのは、異方性導電シ ート(ACF)に限るわけではなく、その他の樹脂の中 に導電粒子が入ったものを用いてもよい。また、上述し た製造方法では、スリット10が形成されたフレキシブ ル基板4を巻き取りリール30に巻き取ったが、巻き取 らずにそのままチップ2の接合を行ってもよい。

【0033】また、上記フレキシブル基板4及びACF

7

6には、テープ状のものを用いたが、これらは双方がシート状であってもよく、またいずれか一方がシート状であってもよい。この場合、テープ状またはシート状のそれぞれに合った搬送機構を用いればよい。

【0034】以上説明したようにこの実施の形態によれば、チップ2とフレキシブル基板4との接合に異方性導電シート(ACF)を用いることにより、1品ごとにポッティングによる封止を行う必要がないチップサイズパッケージ(CSP)が実現できる。また、製造工程において、チップ2を接合する基板にテープ状にした柔軟性 10のあるフレキシブル基板4を用いることにより、1品ごとに搬送治具等へのセット、取り外しを行う必要がない、簡便で効率的に製造可能なチップサイズパッケージが実現できる。

【0035】また、チップ2を接合する工程に入る前に、あらかじめテープ状のフレキシブル基板4上にテープ状の異方性導電シートをラミネートしておくことにより、1品ごとにポッティングによる封止及び搬送治具等へのセット、取り外しを行う必要がないチップサイズパッケージの製造方法が実現できる。

## [0036]

【発明の効果】以上述べたように本発明によれば、1品ごとにポッティングによる封止及び搬送治具等へのセット、取り外しを行う必要がなく、量産性にすぐれたチップサイズパッケージ(CSP)及びその製造方法を提供することができる。

## 【図面の簡単な説明】

【図1】この発明の実施の形態のチップサイズパッケージ(CSP)の構造を示す断面図である。

【図2】上記チップサイズパッケージの構造を示す断面\*30

\*の拡大図である。

【図3】この実施の形態のチップサイズパッケージの製造工程のフロー及び製造工程におけるチップサイズパッケージの状態を示す図である。

8

【図4】この実施の形態のチップサイズパッケージの製造工程を説明するための図である。

【図5】従来技術による第1例のCSPの構造を示す断 面図である。

【図6】従来技術による第2例のCSPの構造を示す断 ) 面図である。

【図7】従来技術による第3例のCSPの構造を示す断面図である。

【符号の説明】

2…チップ

2 a …導電性バンプ

4…フレキシブル2層配線板(フレシキブル基板)

4 a 、4 b …金属パターン

4 c…層間導電性バンプ

6…異方性導電シート

20 6a…導電性の微少な粒子(導電粒子)

8…半田バンプ (実装ボール)

10…スリット

12…CSP単体

20、26、40…送り出しリール

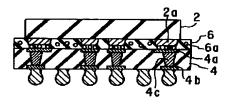
22…予熱部

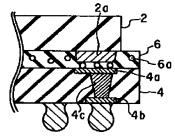
24…ラミネートローラ

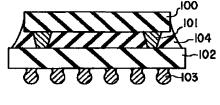
28…スリットパンチ部

30…巻き取りリール

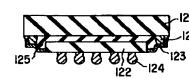
42…チップ取り付け部







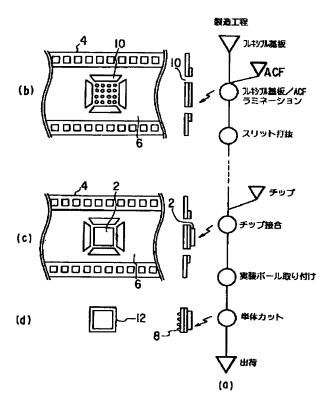
【図6】



【図7】



【図3】



【図4】

